

Docket No.: 60188-602

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of :  
:   
Kazutoshi ONOZAWA, et al. :  
:   
Serial No.: : Group Art Unit:  
:   
Filed: July 30, 2003 : Examiner:  
:   
For: SEMICONDUCTOR LASER DEVICE AND METHOD FOR FABRICATING THE SAME

**CLAIM OF PRIORITY AND  
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority of:

**Japanese Patent Application No. 2002-239636, filed August 20, 2002,**

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

  
Michael E. Fogarty  
Registration No. 36,139

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 MEF:km  
Facsimile: (202) 756-8087  
CUSTOMER NUMBER 20277  
Date: July 30, 2003

日本国特許庁  
JAPAN PATENT OFFICE

60188-602  
Kazutoshi Onozawa, et al.  
July 30, 2003

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application:

2002年 8月20日

出願番号  
Application Number:

特願2002-239636

[ ST.10/C ]:

[ JP 2002-239636 ]

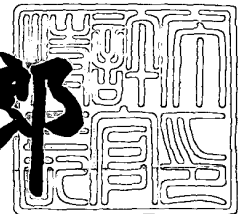
出願人  
Applicant(s):

松下電器産業株式会社

2003年 4月15日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3026884

【書類名】 特許願

【整理番号】 2925040053

【提出日】 平成14年 8月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/105

【発明者】

    【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
                                会社内

    【氏名】 小野澤 和利

【特許出願人】

    【識別番号】 000005821

    【氏名又は名称】 松下電器産業株式会社

【代理人】

    【識別番号】 100077931

    【弁理士】

    【氏名又は名称】 前田 弘

【選任した代理人】

    【識別番号】 100094134

    【弁理士】

    【氏名又は名称】 小山 廣毅

【選任した代理人】

    【識別番号】 100110939

    【弁理士】

    【氏名又は名称】 竹内 宏

【選任した代理人】

    【識別番号】 100110940

    【弁理士】

    【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ装置及びその製造方法

【特許請求の範囲】

【請求項 1】 主面に複数のリセス部を有する基板と、  
前記複数のリセス部のそれぞれに嵌め込まれた複数の半導体レーザ素子とを備え、

前記各半導体レーザ素子は、レーザ光を端面から出射する端面出射型であり、  
前記各リセス部は、前記各半導体レーザ素子の出射方向が互いに揃うように形成されていることを特徴とする半導体レーザ装置。

【請求項 2】 前記複数の半導体レーザ素子のうちの 2 つは、発光波長が互いに異なることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 3】 前記複数の半導体レーザ素子のうちの 2 つは、光出力が互いに異なることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 4】 前記基板は、前記各半導体レーザ素子におけるレーザ光の出射部を露出する切り欠き部が形成されていることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 5】 前記切り欠き部は 2 つ以上形成されていることを特徴とする請求項 4 に記載の半導体レーザ装置。

【請求項 6】 前記切り欠き部は、その下部が前記リセス部の底面に達する凹部形状を有していることを特徴とする請求項 4 に記載の半導体レーザ装置。

【請求項 7】 前記半導体レーザ素子は、前端面側の形状とそれと対向する後端面側の形状とが互いに異なることを特徴とする請求項 1 ～ 3 のうちのいずれか 1 項に記載の半導体レーザ装置。

【請求項 8】 前記半導体レーザ素子は、前端面からの光出力と後端面からの光出力が互いに同一であることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 9】 前記各リセス部の底面上にはそれぞれリセス電極が形成され、  
前記各半導体レーザ素子における前記リセス部の底面と対向する面上にはそれ

ぞれ素子電極が形成され、

前記各半導体レーザ素子は、前記素子電極を介して前記各リセス電極とそれぞれ電氣的に接続されていることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 1 0】 前記各半導体レーザ素子の平面形状は互いに異なっており、

前記リセス部の平面形状は、前記各半導体レーザ素子と対応してそれぞれ異なることを特徴とする請求項 1 に記載の半導体レーザ装置。

【請求項 1 1】 前記半導体レーザ素子の平面形状は、発光波長ごとに異なることを特徴とする請求項 1 0 に記載の半導体レーザ装置。

【請求項 1 2】 前記半導体レーザ素子の形状は、光出力ごとに異なることを特徴とする請求項 1 0 に記載の半導体レーザ装置。

【請求項 1 3】 主面に複数のリセス部を有する基板と、

前記複数のリセス部のそれぞれに嵌め込まれた複数の半導体レーザ素子とを備え、

前記各半導体レーザ素子における前記リセス部の底面と対向する面上にはそれぞれ素子電極が形成され、

前記各リセス電極は、その端部が前記基板の主面上にまで達するように設けられていることを特徴とする半導体レーザ装置。

【請求項 1 4】 前記各リセス電極は、前記各半導体レーザ素子に対して共通に設けられていることを特徴とする請求項 1 3 に記載の半導体レーザ装置。

【請求項 1 5】 基板の主面に複数のリセス部を設ける第 1 の工程と、

それぞれがチップ状の複数の半導体レーザ素子を液体中に分散すると共に、前記複数の半導体レーザ素子が分散した液体を前記基板の主面上に流すことにより、前記複数の半導体レーザ素子を前記各リセス部にそれぞれ自己整合的に嵌め込む第 2 の工程とを備え、

前記各半導体レーザ素子は、レーザ光を端面から出射する端面出射型であり、

前記第 1 の工程において、前記各リセス部は、前記各半導体レーザ素子の出射方向が互いに揃うように形成することを特徴とする半導体レーザ装置の製造方法

【請求項 1 6】 前記第 1 の工程は、前記基板に、前記各半導体レーザ素子におけるレーザ光の出射部を露出する切り欠き部を形成する工程を含むことを特徴とする請求項 1 5 に記載の半導体レーザ装置の製造方法。

【請求項 1 7】 前記第 1 の工程において、前記リセス部の平面形状を前記複数の半導体レーザ素子の形状に合わせて異なるように形成することを特徴とする請求 1 5 又は 1 6 に記載の半導体レーザ装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、半導体レーザ装置及びその製造方法に関し、特にコンパクトディスク又はデジタルヴァーサタイルディスク等の光記録媒体に対して読み出し又は書き込み動作の光源に用いる半導体レーザ装置及びその製造方法に関する。

【 0 0 0 2 】

【従来の技術】

一般的なデジタルヴァーサタイルディスク（以下、DVD と呼ぶ。）用の再生装置は、DVD だけでなく、コンパクトディスク（以下、CD と呼ぶ。）の再生機能と、近年急速に普及した追記型 CD（CD-R）の再生及び記録機能とが共に必要とされる。

【 0 0 0 3 】

DVD を再生する再生光には、650nm 帯の波長を有する赤色レーザ光が用いられ、一方、CD 又は CD-R を再生する再生光には、780nm 帯の波長を有する赤外レーザ光が用いられる。従って、現状の DVD 再生装置には、赤色レーザ光を生成する赤色半導体レーザ素子と、赤外レーザ光を生成する赤外半導体レーザ素子との 2 つの半導体レーザ素子が搭載されている。

【 0 0 0 4 】

近年、パーソナルコンピュータ等の情報機器に対する小型化の要望に伴い、DVD 再生装置も小型化と薄型化とを進展させる必要がある。これを実現するためには、光ピックアップの小型化及び薄型化が必要不可欠となる。光ピックアップ

の小型化及び薄型化の方法として、光学系の簡素化が挙げられる。

【0005】

その方法の1つとして、赤色半導体レーザ素子と赤外半導体レーザ素子との集積化が考えられる。現状のDVD再生装置は、赤色半導体レーザ素子用及び赤外半導体レーザ素子用の2つの光学系部品から構成されており、赤色と赤外との2つの半導体レーザ素子を集積化することにより、光学系部品を共有することが可能となり、光ピックアップの小型化及び薄型化が実現できている。

【0006】

例えば、赤色半導体レーザ素子及び赤外半導体レーザ素子の集積化の例として、特開平11-186651号公報には、一の基板上に集積された、いわゆるモノリシック型の半導体レーザ素子アレイが開示されている。

【0007】

また、赤色用と赤外用との2つの半導体レーザチップをハイブリッドに集積化することにより2つの光学系部品を共有する光ピックアップの例が、特開平11-144307号公報及び特開平11-149652号公報に開示されている。

【0008】

【発明が解決しようとする課題】

しかしながら、前記従来のモノリシック型の2波長レーザ素子アレイは、各レーザ素子における活性層の組成が互いに異なるため、成長工程を別々に行わなければならない、歩留まりが悪いという問題がある。特に高出力のレーザ素子をモノリシックに集積する場合は、歩留まりの悪化は顕著となる。

【0009】

さらに、高密度DVDに用いられる窒化ガリウム(GaN)系の青色レーザ素子と燐化アルミニウムガリウムインジウム(AlGaInP)系の赤色レーザ素子とをモノリシックに集積化することは、結晶成長の点から極めて困難である。

【0010】

また、前記従来のハイブリッド型の光ピックアップは、組立装置を用いて、赤色半導体レーザチップと赤外半導体レーザチップを組み立てる際に、各半導体レーザチップの活性層の位置及び発光点の間隔を制御して最適化することが困難で



あるという問題を有している。

【 0 0 1 1 】

一方、近年、デバイスの実装方法の一つとして、Fluidic Self-Assembly（以下、F S Aと呼ぶ。）法を用いた実装方法が開発されている。

【 0 0 1 2 】

F S A法は、十 $\mu$ m～数百 $\mu$ mの大きさで且つ所定の形状を有するデバイス（以下、「機能ブロック」と呼ぶ。）を液体中に分散させたスラリー状とし、このスラリー状の液（懸濁液）を、機能ブロックとほぼ同じ大きさと形状とを有するリセス部が形成された基板の表面に流し込み、液体中に分散した機能ブロックをリセス部に嵌め込むことにより、機能ブロックの基板への実装を行なう方法である。

【 0 0 1 3 】

F S A法は、例えば、米国特許第5, 545, 291号、米国特許第5, 783, 856号、米国特許第5, 824, 186号及び米国特許第5, 904, 545号等の開示されている。

【 0 0 1 4 】

本発明は、F S A法に着目し、ハイブリッドに集積化する半導体レーザ素子アレイにおいて、各半導体レーザチップの発光点の間隔を自己整合的に制御できるようにすることを目的とする。

【 0 0 1 5 】

【課題を解決するための手段】

前記の目的を達成するため、本発明は、半導体レーザ装置を、主面に複数のリセス部を有する基板における各リセス部に、出射方向を揃えた半導体レーザ素子を嵌め込む構成とする。

【 0 0 1 6 】

具体的に、本発明に係る第1の半導体レーザ装置は、主面に複数のリセス部を有する基板と、複数のリセス部のそれぞれに嵌め込まれた複数の半導体レーザ素子とを備え、各半導体レーザ素子は、レーザ光を端面から出射する端面出射型であり、各リセス部は各半導体レーザ素子の出射方向が互いに揃うように形成されている。

## 【 0 0 1 7 】

第 1 の半導体レーザ装置によると、各半導体レーザ素子は基板の主面に設けられたリセス部にそれぞれ嵌め込まれ、且つ各リセス部は各半導体レーザ素子の出射方向が互いに揃うように形成されているため、各半導体レーザ素子は基板のリセス部にそれぞれ嵌め込まれるだけで、半導体レーザ素子ごとの活性層の位置と、半導体レーザ素子同士の発光点の間隔とが自己整合的に揃う。

## 【 0 0 1 8 】

その上、複数の半導体レーザ素子の構成材料（組成）がそれぞれ異なっている場合であっても集積化が可能となり、また、各リセス部自体が各半導体レーザ素子の出射方向を揃えるため、光ピックアップ装置に用いた場合に結像するスポットの波面収差を許容範囲に確実に収めることができる。

## 【 0 0 1 9 】

第 1 の半導体レーザ装置において、複数の半導体レーザ素子のうちの 2 つは、発光波長が互いに異なることが好ましい。

## 【 0 0 2 0 】

また、第 1 の半導体レーザ装置において、複数の半導体レーザ素子のうちの 2 つは、光出力が互いに異なることが好ましい。

## 【 0 0 2 1 】

第 1 の半導体レーザ装置において、基板には各半導体レーザ素子におけるレーザ光の出射部を露出する切り欠き部が形成されていることが好ましい。

## 【 0 0 2 2 】

このようにすると、端面出射型の半導体レーザ素子が基板のリセス部に嵌め込まれる構成であっても、切り欠き部からレーザ光を取り出すことができる。

## 【 0 0 2 3 】

この場合に、切り欠き部は 2 つ以上形成されていることが好ましい。

## 【 0 0 2 4 】

また、この場合に、切り欠き部はその下部がリセス部の底面に達する凹部形状を有していることが好ましい。

## 【 0 0 2 5 】

第 1 の半導体レーザ装置において、半導体レーザ素子は、前端面側の形状とそれと対向する後端面側の形状とが互いに異なることが好ましい。

【 0 0 2 6 】

このようにすると、各半導体レーザ素子をリセス部に嵌め込む際に、各半導体レーザ素子における出射方向の前方端及び後方端を選択的に嵌め込むことができるようになる。

【 0 0 2 7 】

また、第 1 の半導体レーザ装置において、半導体レーザ素子は、前端面からの光出力と後端面からの光出力が互いに同一であることが好ましい。

【 0 0 2 8 】

このようにすると、半導体レーザ素子における出射方向の選択が不要となり、製造が容易となる。

【 0 0 2 9 】

第 1 の半導体レーザ装置において、各リセス部の底面上にはそれぞれリセス電極が形成され、各半導体レーザ素子におけるリセス部の底面と対向する面上にはそれぞれ素子電極が形成され、各半導体レーザ素子は、素子電極を介して各リセス電極とそれぞれ電氣的に接続されていることが好ましい。

【 0 0 3 0 】

このようにすると、各半導体レーザ素子とその裏面にそれぞれ素子電極を有する構成であっても、基板の裏面等からリセス電極に対して電氣的な接続を図ることにより、半導体レーザ素子に動作電流を確実に供給することができる。

【 0 0 3 1 】

第 1 の半導体レーザ装置において、各半導体レーザ素子の平面形状は互いに異なっており、リセス部の平面形状は、各半導体レーザ素子と対応してそれぞれ異なることが好ましい。

【 0 0 3 2 】

このようにすると、複数の半導体レーザ素子のそれぞれを基板に設けられたリセス部に選択的に嵌め込むことができる。

【 0 0 3 3 】

この場合に、半導体レーザ素子の平面形状は発光波長ごとに異なることが好ましい。このようにすると、2波長レーザ素子アレイを確実に得ることができる。

【0034】

また、この場合に、半導体レーザ素子の形状は光出力ごとに異なることが好ましい。このようにすると、書き込み用及び読み出し用のように用途別のレーザ素子アレイを確実に得ることができる。

【0035】

本発明に係る第2の半導体レーザ装置は、主面に複数のリセス部を有する基板と、複数のリセス部のそれぞれに嵌め込まれた複数の半導体レーザ素子とを備え、各半導体レーザ素子におけるリセス部の底面と対向する面上にはそれぞれ素子電極が形成され、各リセス電極は、その端部が基板の主面上にまで達するように設けられている。

【0036】

第2の半導体レーザ装置によると、各半導体レーザ素子は基板の主面に設けられたリセス部にそれぞれ嵌め込まれ、且つ各リセス電極はその端部が基板の主面上にまで達するように設けられているため、各半導体レーザ素子は基板のリセス部に嵌め込まれた後であっても、半導体レーザ素子の裏面に形成された素子電極に対して基板の主面側からの電気的な接続が容易となる。

【0037】

その上、複数の半導体レーザ素子の構成材料（組成）がそれぞれ異なっている場合であっても集積化が可能となり、また、各リセス部自体が各半導体レーザ素子の出射方向をも揃えることが可能となるため、光ピックアップ装置に用いた場合に結像するスポットの波面収差を許容範囲に確実に収めることができる。

【0038】

第2の半導体レーザ装置において、各リセス電極は、各半導体レーザ素子に対して共通に設けられていることが好ましい。

【0039】

このようにすると、複数の半導体レーザ素子の発光波長が互いに異なっている場合であっても、レーザ素子アレイを構成する半導体レーザ素子同士の裏面の素

子電極を共通に設けることができる。

【 0 0 4 0 】

本発明に係る半導体レーザ装置の製造方法は、基板の主面に複数のリセス部を設ける第1の工程と、それぞれがチップ状の複数の半導体レーザ素子を液体中に分散すると共に、複数の半導体レーザ素子が分散した液体を基板の主面上に流すことにより、複数の半導体レーザ素子を各リセス部にそれぞれ自己整合的に嵌め込む第2の工程とを備え、各半導体レーザ素子は、レーザ光を端面から出射する端面出射型であり、第1の工程において、各リセス部は、各半導体レーザ素子の出射方向が互いに揃うように形成する。

【 0 0 4 1 】

本発明の半導体レーザ装置の製造方法によると、いわゆるFSA法であって、複数の半導体レーザ素子が分散した液体を基板の主面上に流すことにより、複数の半導体レーザ素子を各リセス部にそれぞれ自己整合的に嵌め込むため、各半導体レーザ素子は基板のリセス部にそれぞれ嵌め込むだけで、半導体レーザ素子ごとの活性層の位置と、半導体レーザ素子同士の発光点の間隔とが自己整合的に揃えることができる。

【 0 0 4 2 】

その上、複数の半導体レーザ素子の構成材料（組成）がそれぞれ異なっている場合であっても集積化が可能となり、また、各リセス部自体が各半導体レーザ素子の出射方向を自己整合的に揃えるため、光ピックアップ装置に用いた場合に結像するスポットの波面収差を許容範囲に確実に収めることができる。

【 0 0 4 3 】

本発明の半導体レーザ装置の製造方法において、第1の工程は、基板に各半導体レーザ素子におけるレーザ光の出射部を露出する切り欠き部を形成する工程を含むことが好ましい。

【 0 0 4 4 】

このようにすると、端面出射型の半導体レーザ素子が基板のリセス部に嵌め込まれたとしても、切り欠き部からレーザ光を取り出すことができる。

【 0 0 4 5 】

本発明の半導体レーザ装置の製造方法は、第 1 の工程において、リセス部の平面形状を複数の半導体レーザ素子の形状に合わせて異なるように形成することが好ましい。

【 0 0 4 6 】

このようにすると、F S A 法を用いても、互いに発光波長が異なる複数の半導体レーザ素子のそれぞれを、基板に設けられたリセス部に選択的に嵌め込むことができるため、2 波長レーザ素子アレイ等を確実に得ることができる。

【 0 0 4 7 】

【発明の実施の形態】

本発明の一実施形態について図面を参照しながら説明する。

【 0 0 4 8 】

図 1 ( a ) ～ 図 1 ( c ) は本発明の一実施形態に係る半導体レーザ装置であって、( a ) は平面構成を示し、( b ) は右側面構成を示し、( c ) は正面構成を示している。

【 0 0 4 9 】

図 1 ( a ) に示すように、本実施形態に係る半導体レーザ装置 1 0 0 は、例えばシリコン ( S i ) からなり、その主面に互いに間隔をおいて形成された第 1 のリセス部 1 0 a 及び第 2 のリセス部 1 0 b とを有する基板 1 0 を備えている。

【 0 0 5 0 】

第 1 のリセス部 1 0 a には、例えば赤外レーザ光を発光する機能ブロック化された第 1 の半導体レーザ素子 ( レーザチップ ) 1 1 が嵌め込まれ、第 2 のリセス部 1 0 b には、例えば赤色レーザ光を発光する機能ブロック化された第 2 の半導体レーザ素子 ( レーザチップ ) 1 2 が嵌め込まれている。

【 0 0 5 1 】

ここで、基板 1 0 は、シリコンに限られず、ヒ化ガリウム ( G a A s ) 又は炭化シリコン ( S i C ) 等でも良く、熱伝導性に優れる材料が好ましい。また、基板 1 0 を構成する材料は、機能ブロックの種類や、半導体レーザ装置 1 0 0 の用途等に応じて適宜選択すれば良い。

【 0 0 5 2 】

第 1 の半導体レーザ素子 1 1 及び第 2 の半導体レーザ素子 1 2 の発光波長は、上記の組み合わせに限られず、例えば赤外、赤色及び青色のレーザ光のうちの 2 つを選択すれば良く、また、基板 1 0 に第 3 のリセス部を第 1 のリセス部 1 0 a 等と並置して形成し、3 種類のレーザ光をそれぞれ発光する半導体レーザ素子を嵌め込んでも良い。さらには、基板 1 0 に 4 つ以上のリセス部を形成し、それぞれにレーザ素子を嵌め込んでも良い。

## 【 0 0 5 3 】

半導体レーザ装置 1 0 0 は、光ディスクの読み出し又は書き込みに用いる光ピックアップ装置（図示せず）に適用される。本実施形態においては、各半導体レーザ素子 1 1、1 2 は共に、レーザ光を成長した半導体層の端面から出射する、いわゆる端面出射型の半導体レーザ素子であり、図 1（b）及び図 1（c）に示すように、各半導体レーザ素子 1 1、1 2 の各出射端面 1 1 a、1 2 a から出射される各レーザ光が光ピックアップ装置に搭載された対物レンズに入射するように配置されている。

## 【 0 0 5 4 】

そこで、本実施形態の特徴として、図 1（b）に示すように、基板 1 0 には、第 1 の半導体レーザ素子 1 1 及び第 2 の半導体レーザ素子 1 2 の各出射端面におけるレーザ発光部（共振器端面）1 1 c、1 2 c をそれぞれ露出するように、第 1 の切り欠き部 1 0 c 及び第 2 の切り欠き部 1 0 d が形成されている。このように、基板 1 0 にそれぞれ切り欠き部 1 0 c、1 0 d を設けることにより、各半導体レーザ素子 1 1、1 2 が基板 1 0 の各リセス部 1 0 a、1 0 b に嵌め込まれる構成であっても、各出射光は図 1（c）に示すように出力が可能となる。

## 【 0 0 5 5 】

また、基板 1 0 には、各半導体レーザ素子 1 1、1 2 の出射端面 1 1 a、1 2 a の反対側の面である後端面 1 1 b、1 2 b からパワーモニタ用のレーザ光を取り出す第 3 の切り欠き部 1 0 e 及び第 4 の切り欠き部 1 0 f が設けられている。このパワーモニタ用の第 3 の切り欠き部 1 0 e 及び第 4 の切り欠き部 1 0 f は、必ずしも必要ではないが、半導体レーザ装置 1 0 0 の用途によって、それらを設けるか否かを判断すれば良い。

## 【 0 0 5 6 】

本実施形態においては、図 1 ( b ) に示すように、機能ブロック化された第 1 の半導体レーザ素子 1 1 及び第 2 の半導体レーザ素子 1 2 における平面形状は長方形形状であり、また、出射方向に垂直な方向の断面形状は、四角錐台形状としている。

## 【 0 0 5 7 】

なお、機能ブロックの形状はこれに限定されず、用途及び機能に応じて種々の形状とすることができる。例えば、各機能ブロックの平面形状は、正方形形状や円形状等でも良く、また、平行四辺形状、楕円形状、長円形状等の 2 回回転対称の対称性を有する形状、又は台形状等の 1 回回転対称の対称性を有する形状であってもよい。但し、正方形形状及び円形状の場合は、機能ブロック同士の出射方向を揃えることはやや困難となる。

## 【 0 0 5 8 】

以上説明したように、本実施形態によると、互いに発光波長が異なる機能ブロック化された半導体レーザ素子 1 1 、 1 2 は、レーザ光の出射が互いにほぼ平行となるように配置されているため、各レーザ発光部 1 1 c 、 1 2 c が自己整合的に整列するので、レーザ光の光学系で発生する波面収差を確実に低減することができる。

## 【 0 0 5 9 】

なお、第 1 の半導体レーザ素子 1 1 と第 2 の半導体レーザ素子 1 2 とは、互いの発光波長が同一で、且つ互いの光出力値が異なる構成であっても良い。

## 【 0 0 6 0 】

また、第 1 の半導体レーザ素子 1 1 と第 2 の半導体レーザ素子 1 2 とは、それぞれ、出射端面 1 1 a 、 1 2 a からの光出力と後端面 1 1 b 、 1 2 b とが同一のなるように設定されていても良い。このようにすると、第 1 の半導体レーザ素子 1 1 と第 2 の半導体レーザ素子 1 2 との、それぞれの前後方向の区別が不要となるため、1 のリセス部 1 0 a 及び第 2 のリセス部 1 0 b に嵌め込む工程が容易となる。

## 【 0 0 6 1 】



また、機能ブロック化された各半導体レーザ素子 1 1、1 2 の配置位置は本実施形態に限られない。

【 0 0 6 2 】

(第 1 変形例)

以下、本発明の一実施形態の第 1 変形例について図面を参照しながら説明する。

【 0 0 6 3 】

図 2 (a) 及び図 2 (b) は本発明の一実施形態の第 1 変形例に係る半導体レーザ装置であって、(a) は平面構成を示し、(b) は右側面構成を示している。図 2 (a) 及び 2 (b) において、図 1 (a) 及び (b) に示す構成部材と同一の構成部材には同一の符号を付すことにより説明を省略する。

【 0 0 6 4 】

図 2 (a) 及び 2 (b) に示すように、第 1 変形例に係る半導体レーザ装置 1 0 0 A は、第 2 の半導体レーザ素子 1 2 A における出射方向に対して垂直な方向の寸法である幅寸法を、第 1 の半導体レーザ素子 1 1 の幅寸法よりも小さくしている。これにより、発光波長又は光出力値が互いに異なる半導体レーザ素子 1 1、1 2 A を選択的に嵌め込む処理が容易となる。この場合も、各半導体レーザ素子 1 1、1 2 A における出射端面 1 1 a、1 2 a の位置及びレーザ発光部 1 1 c、1 2 c の高さ等を揃えている。

【 0 0 6 5 】

(第 2 変形例)

次に、本発明の一実施形態の第 2 変形例について図面を参照しながら説明する。

【 0 0 6 6 】

図 3 は本発明の一実施形態の第 2 変形例に係る半導体レーザ装置の平面構成を示している。図 3 において、図 1 (a) に示す構成部材と同一の構成部材には同一の符号を付している。

【 0 0 6 7 】

図 3 に示すように、第 2 変形例に係る半導体レーザ装置 1 0 0 B は、第 2 の半

導体レーザ素子 1 2 B における出射方向に対して平行な方向の寸法である長さ寸法を、第 1 の半導体レーザ素子 1 1 の長さ寸法よりも小さくしている。このようにしても、互いに発光波長又は光出力値が互いに異なる半導体レーザ素子 1 1、1 2 B を所望の位置に嵌め込む処理が容易となる。この場合も、各半導体レーザ素子 1 1、1 2 B における出射端面 1 1 a、1 2 a の位置及びレーザ発光部 1 1 c、1 2 c の高さ等を揃えている。

【 0 0 6 8 】

(第 3 変形例)

次に、本発明の一実施形態の第 3 変形例について図面を参照しながら説明する。

【 0 0 6 9 】

図 4 は本発明の一実施形態の第 3 変形例に係る半導体レーザ装置の平面構成を示している。図 4 において、図 1 ( a ) に示す構成部材と同一の構成部材には同一の符号を付している。

【 0 0 7 0 】

第 3 変形例に係る半導体レーザ装置 1 0 0 C は、共に高出力レーザ素子であって、第 1 及び第 2 の半導体レーザ素子 1 1 C、1 2 C の出射端面 1 1 a、1 2 a の反対側の面である後端面 1 1 b、1 2 b 側の端部の平面形状を、各出射端面 1 1 a、1 2 a 側の端部の平面形状と異なる形状としている。さらに、第 2 変形例と同様に、第 2 の半導体レーザ素子 1 2 C の長さ寸法を、第 1 の半導体レーザ素子 1 1 C の長さ寸法よりも小さくしている。

【 0 0 7 1 】

高出力レーザ素子は、一般に、素子の出射端面側と後端面側とでは、レーザ光の光出力値（パワー）が大きく異なるため、出射端面と後端面とを確実に区別する必要がある。

【 0 0 7 2 】

従って、第 3 変形例においては、図 4 に示すように、各半導体レーザ素子 1 1 C、1 2 C の出射端面 1 1 a、1 2 a と後端面 1 1 b、1 2 b とで互いの形状を変えることにより、各半導体レーザ素子 1 1 C、1 2 C の出射方向を確実に揃え

ることができる。

【0073】

なお、図4に示す各半導体レーザ素子11C、12Cの平面形状は一例に過ぎず、前端部と後端部との平面形状が非対称であれば、この形状に限定されない。

【0074】

ところで、第1及び第2の半導体レーザ素子11、12の素子電極のp側電極及びn側電極が、共に基板10の主面側に設けられる構成の場合は、各リセス部10a、10bの底面上には電極（リセス電極）を設ける必要はない。

【0075】

しかしながら、各半導体レーザ素子11、12がその上面と底面とに互いに対向するように形成されたp側及びn側の素子電極を有する場合には、各リセス部10a、10bの底面上にリセス電極が必要となる。

【0076】

図5（a）～図5（c）はリセス電極の3通りの平面構成を示している。

【0077】

図5（a）は1例目のリセス電極を示し、図5（a）に示すように、第1及び第2の各半導体レーザ素子11、12を駆動するために、基板10における各リセス部10a、10bの底面上には、それぞれ半田材等の低融点金属からなる第1のリセス電極21及び第2のリセス電極22が形成されている。

【0078】

従って、例えば後述するFSA法によって、機能ブロック化された各半導体レーザ素子11、12が基板10の各リセス部10a、10bにそれぞれ嵌め込まれた後に、第1のリセス電極21及び第2のリセス電極22に対して、半田材が溶ける程度に加熱することによって、各半導体レーザ素子11、12の各素子電極と各リセス電極21、22とが電氣的に接続される。

【0079】

なお、第1及び第2のリセス電極21、22は、例えば、基板10における各リセス電極の下側に形成された貫通孔に充填されてなる導電性部材であるビア30によって、基板10の外部との電氣的な導通を図っている。

## 【 0 0 8 0 】

次に、図 5 ( b ) は 2 例目のリセス電極を示し、図 5 ( b ) に示すように、第 1 のリセス電極 2 1 及び第 2 のリセス電極 2 2 における出射方向に平行な外側の側部には、基板 1 0 の各リセス部 1 0 a 、 1 0 b の底面からそれぞれ主面上にまで延びるように延伸部 2 1 a 、 2 2 a が形成されている。このように、各リセス電極 2 1 、 2 2 に延伸部 2 1 a 、 2 2 a を設けることにより、各半導体レーザ素子の裏面に形成された素子電極は、基板 1 0 の下部にビア 3 0 を設けることなく、基板 1 0 の主面側から電氣的な接続が行なえるようになる。

## 【 0 0 8 1 】

次に、図 5 ( c ) は 3 例目のリセス電極を示し、図 5 ( c ) に示すように、第 1 のリセス部 1 0 a 及び第 2 のリセス部 1 0 b の両底面上には、該両底面を跨ぐように共通リセス電極 2 3 が形成されている。ここでも、第 1 のリセス電極 2 1 における出射方向に平行な外側の側部には、第 1 のリセス部 1 0 a の底面から主面上にまで延びるように延伸部 2 3 a が形成されている。このような共通リセス電極 2 3 を設けることにより、第 1 及び第 2 の半導体レーザ素子 1 1 、 1 2 の発光波長が互いに異なっている場合であっても、レーザ素子アレイを構成する半導体レーザ素子同士の裏面の素子電極の共通化を図ることが可能となる。

## 【 0 0 8 2 】

なお、共通リセス電極 2 3 を設ける場合には、基板 1 0 における第 1 のリセス部 1 0 a と第 2 のリセス部 1 0 b との間の境界部分を除去して、各リセス部 1 0 a 、 1 0 b の底面とほぼ同程度の高さとする、共通リセス電極 2 3 を形成し易くなる。

## 【 0 0 8 3 】

以上、半導体レーザ素子の素子電極のうち裏面電極の導通の取り方について説明したが、基板 1 0 の主面から露出する上面の素子電極については、ワイヤボンディングにより配線を形成する方法が比較的簡便である。

## 【 0 0 8 4 】

(製造方法)

以下、前記のように構成された半導体レーザ装置 1 0 0 の製造方法について図

面を参照しながら説明する。

【0085】

本発明に係る半導体レーザ装置100は、図1(a)～図1(c)に示すように、複数のリセス部10a、10bを有する基板10における各リセス部10a、10bに、機能ブロック化された半導体レーザ素子11、12を嵌め込むことにより、各レーザ発光部11c、12cの位置合わせを自己整合的行なえることを特徴とする。

【0086】

従って、機能ブロック化された半導体レーザ素子11、12は、人手により又は組立装置により、基板の各リセス部10a、10bにそれぞれ嵌め込むことは可能である。

【0087】

しかしながら、本実施形態においては、前述したFSA法を用いることにより、複数のレーザ素子の嵌め込み（実装）工程の効率を大幅に向上している。

【0088】

まず、本発明の基板の主面に形成するリセス部の製造方法について説明する。

【0089】

図6(a)及び図6(b)は本発明の一実施形態に係る半導体レーザ装置の基板となるシリコン、ヒ化ガリウム又は炭化シリコンからなり、複数のリセス部が形成された状態のウエハ10Aであって、図6(a)は平面構成を示し、図6(b)は(a)を部分的に拡大して示している。

【0090】

図6(b)の部分拡大図に示すように、ウエハ10Aの主面には、それぞれが機能ブロック化された半導体レーザ素子を嵌め込む複数の第1のリセス部10aと、該第1のリセス部10aと隣接した第2のリセス部10bとが、それぞれリセスの長手方向（レーザ光の出射方向）に互いに間隔をおいて、第1のリセス列及び第2のリセス列として並行して配置されている。

【0091】

また、ウエハ10Aの主面における、長手方向に互いに隣接する第1のリセス

部 1 0 a 同士及び第 2 のリセス部 1 0 b 同士の間の各領域には、ウエハ 1 0 A の分割後に発光光を取り出すための切り欠き部となる溝部 1 0 g がそれぞれ形成されている。

【 0 0 9 2 】

－基板の製造方法－

以下、基板の製造方法の一例を説明する。

【 0 0 9 3 】

図 7 ( a ) ～図 7 ( f ) は本発明の一実施形態に係る半導体レーザ装置の基板におけるリセス部の製造方法の工程順の断面構成を示している。なお、ここでは、ウエハ 1 0 A にシリコンを用いた場合を示しており、さらに、第 1 のリセス部 1 0 a にのみ着目して、その出射方向に垂直な方向の断面を示す。

【 0 0 9 4 】

まず、図 7 ( a ) に示すように、例えば C V D 法により、ウエハ 1 0 A の主面上に、膜厚が  $0.7\mu\text{m} \sim 1\mu\text{m}$  程度の酸化シリコン (  $\text{SiO}_2$  ) からなるマスク膜 3 0 を堆積する。

【 0 0 9 5 】

次に、図 7 ( b ) に示すように、リソグラフィ法により、第 1 のリセス部 1 0 a の開口パターン 3 1 a 及び切り欠き部となる溝部 1 0 g の開口パターン ( 図示せず ) を有するレジストパターン 3 1 を選択的に形成する。

【 0 0 9 6 】

次に、図 7 ( c ) に示すように、レジストパターン 3 1 をマスクとして、マスク膜 3 0 に対して、例えばフルオロカーบอนをエッチングガスとするドライエッチングを行なって、マスク膜 3 0 に第 1 のリセス部 1 0 a の開口パターン 3 0 a 及び溝部 1 0 g の開口パターン ( 図示せず ) を転写する。

【 0 0 9 7 】

次に、図 7 ( d ) に示すように、レジストパターン 3 0 をアッシングにより除去した後、図 7 ( e ) に示すように、開口パターン 3 0 a を有するマスク膜 3 0 をマスクとして、ウエハ 1 0 A に対して、例えば塩素 (  $\text{Cl}_2$  ) 又は臭化水素 (  $\text{HBr}$  ) をエッチングガスとするドライエッチングを行なって、ウエハ 1 0 A に

第 1 のリセス部 1 0 a を形成する。ここで、ウエハ 1 0 A に対するエッチングはドライエッチに限られず、フッ硝酸の水溶液を用いたウェットエッチでも構わない。なお、第 2 のリセス部 1 0 b 及びそれと接続される溝部も第 1 のリセス部 1 0 a 及びそれと接続される溝部 1 0 g と同様に且つ同時に形成される。

【 0 0 9 8 】

次に、図 7 ( f ) に示すように、各リセス部 1 0 a が形成されたウエハ 1 0 A を水洗した後、乾燥する。

【 0 0 9 9 】

その後は、リセス電極が必要な場合には、図 5 ( a ) ～図 5 ( c ) に示したうちの 1 つのリセス電極を形成する。

【 0 1 0 0 】

ー半導体レーザ素子の実装方法ー

次に、半導体レーザ素子の実装方法について説明する。

【 0 1 0 1 】

本実施形態に係る半導体レーザ素子の実装方法は、F S A 法により、機能ブロック化された第 1 及び第 2 の半導体レーザ素子 1 1、1 2 をウエハ 1 0 A の各リセス部 1 0 a、1 0 b にそれぞれ嵌め込む方法を用いる。F S A 法を用いると、機能ブロック化された各半導体レーザ素子 1 1、1 2 を所望の位置に精度良く且つ高効率に配置することができる。

【 0 1 0 2 】

但し、F S A 法は、機能ブロックを水 ( $H_2O$ ) 又はメチルアルコール ( $CH_3OH$ ) 等の液 (媒体) 中に分散させるため、2 波長レーザ素子アレイを組み立てる場合には、第 1 の半導体レーザ素子 1 1 と第 2 の半導体レーザ素子 1 2 との平面形状を異ならせることが好ましい。具体的には、ウエハ 1 0 A には、例えば、図 4 に示した第 3 変形例に係る第 1 及び第 2 の半導体レーザ素子 1 1 C、1 2 C を嵌め込み可能なリセス部 1 0 a、1 0 b とすることが好ましい。

【 0 1 0 3 】

さらには、第 1 及び第 2 の半導体レーザ素子 1 1 C、1 2 C のうち平面寸法が大きいレーザ素子、すなわち、第 1 の半導体レーザ素子 1 1 C から先に嵌め込む

ことが望ましい。

【 0 1 0 4 】

従って、以下では、第 3 変形例に係る半導体レーザ装置 1 0 0 C を作製する場合を説明する。

【 0 1 0 5 】

まず、形成された第 1 及び第 2 のリセス部 1 0 a、1 0 b の底面上に、リセス電極が形成されている場合には半田材を塗布する。また、リセス電極が形成されていない場合には熱硬化型接着材又は UV 硬化型接着剤等を塗布しておいても良い。

【 0 1 0 6 】

図 8 は機能ブロック化された複数の半導体レーザ素子 1 1 C、1 2 C を実装する F S A 装置（実装装置）を模式的に示している。

【 0 1 0 7 】

図 8 に示すように、機能ブロック化された複数の半導体レーザ素子が分散してスラリー化した液を収納する容器 5 0 と、該容器 5 0 の底部に回転可能に設置され、その上面にウエハ 1 0 A を保持するウエハ保持具 5 1 と、スラリー化した液を循環するポンプ部 6 0 とから構成されている。ここで、ウエハ保持具 5 1 の上面は液面に対して斜めに位置するように設けられている。

【 0 1 0 8 】

ポンプ部 6 0 は、スラリー化した液がガス導入口 6 1 から例えば窒素ガスを導入することにより容器 5 0 の内部を循環し、さらに循環した液がウエハ保持具 5 1 の上面に注がれるように設けられている。

【 0 1 0 9 】

続いて、ウエハ保持具 5 1 の上に、複数の第 1 のリセス部 1 0 a、複数の第 2 のリセス部 1 0 b 及び溝部 1 0 g が形成されたウエハ 1 0 A を保持する。

【 0 1 1 0 】

その後、複数の半導体レーザ素子 1 1 C が分散してスラリー化した液を、斜めの状態で保持されたウエハ 1 0 A の主面の全面にわたって注ぐ。このスラリー状の液はポンプ 6 0 で循環されるため、第 1 のリセス部 1 0 a に嵌まらなかった半導体



レーザ素子 1 1 C は回収され、何度も利用することができる。

【0 1 1 1】

ここで、液中に保持されたウエハ 1 0 A は、その面内方向に回転させると、第 1 の半導体レーザ素子 1 1 C がより一層嵌まり易くなる。

【0 1 1 2】

次に、ウエハ 1 0 A における複数の第 1 のリセス部 1 0 a の実装が完了したことを確認した後、今度は、機能ブロック化された複数の第 2 の半導体レーザ素子 1 2 C を液中に分散し、ポンプ部 6 0 を稼働してウエハ 1 0 A における複数の第 2 のリセス部 1 0 b に、第 2 の半導体レーザ素子 1 2 C をそれぞれ嵌め込む。

【0 1 1 3】

図 9 はウエハ 1 0 A の各リセス部 1 0 a、1 0 b に第 1 及び第 2 の半導体レーザ素子 1 1 C、1 2 C が嵌め込まれた状態を部分的に拡大して示している。

【0 1 1 4】

その後、第 1 及び第 2 の各半導体レーザ素子 1 1 C、1 2 C を固着する。具体的には、半田材又は熱硬化型接着剤で固着する場合はウエハ 1 0 A を加熱し、また、UV 硬化型接着剤で固着する場合は、ウエハ 1 0 A の全面に紫外光を照射する。

【0 1 1 5】

続いて、図 9 に破線で示すダイシングライン 4 0 に沿って、ダイシングソー等により、それぞれ半導体レーザ装置 1 0 C を切り出す。

【0 1 1 6】

このように、本実施形態に係る半導体レーザ装置の製造方法によると、実装のプロセスが極めて簡便であり、その上、良品と判定された機能ブロック（半導体レーザ素子）のみを実装することができるため、半導体レーザ装置のコストを低減することができる。

さらに、基板 1 0 への実装に F S A 法を用いることにより、自己整合的に位置合わせを行なえるため、歩留まりも向上する。

【0 1 1 7】

【発明の効果】

本発明の半導体レーザ装置によると、各半導体レーザ素子は基板のリセス部にそれぞれ嵌め込まれるだけで、半導体レーザ素子ごとの活性層の位置と、半導体レーザ素子同士の発光点の間隔とが自己整合的に揃う。

【 0 1 1 8 】

本発明の半導体レーザ装置の製造方法によると、いわゆる F S A 法を用いるため、各半導体レーザ素子は基板のリセス部にそれぞれ嵌め込まれるだけで、半導体レーザ素子ごとの活性層の位置と、半導体レーザ素子同士の発光点の間隔とが自己整合的に揃えることができる。その上、複数の半導体レーザ素子の構成材料がそれぞれ異なっている場合であっても集積化が可能となり、また、各リセス部自体が各半導体レーザ素子の出射方向を自己整合的に揃えるため、光ピックアップ装置に用いた場合に結像するスポットの波面収差を許容範囲に収めることができる。

【図面の簡単な説明】

【図 1】

(a) ～ (c) は本発明の一実施形態に係る半導体レーザ装置を模式的に示し、(a) は平面図であり、(b) は右側面図であり、(c) は正面図である。

【図 2】

(a) 及び (b) は本発明の一実施形態の第 1 変形例に係る半導体レーザ装置を模式的に示し、(a) は平面図であり、(b) は右側面図である。

【図 3】

本発明の一実施形態の第 2 変形例に係る半導体レーザ装置を示す模式的な平面図である。

【図 4】

本発明の一実施形態の第 3 変形例に係る半導体レーザ装置を示す模式的な平面図である。

【図 5】

(a) ～ (c) は本発明の一実施形態に係る半導体レーザ装置の基板に形成されたリセス部及びリセス電極を模式的に示す平面図である。

【図 6】

(a) 及び (b) は本発明の一実施形態に係る半導体レーザ装置のウエハ状態の基板を示し、(a) は平面図であり、(b) は部分的な拡大平面図である。

【図 7】

(a) ～ (f) は本発明の一実施形態に係る半導体レーザ装置の製造方法を示す工程順の断面構成図である。

【図 8】

本発明の一実施形態に係る半導体レーザ装置の製造方法における実装（嵌め込み）装置を示す模式的な構成図である。

【図 9】

本発明の一実施形態に係る半導体レーザ装置の製造方法においてウエハ状態の基板に機能ブロックが嵌め込まれた状態を示す部分的な拡大平面図である。

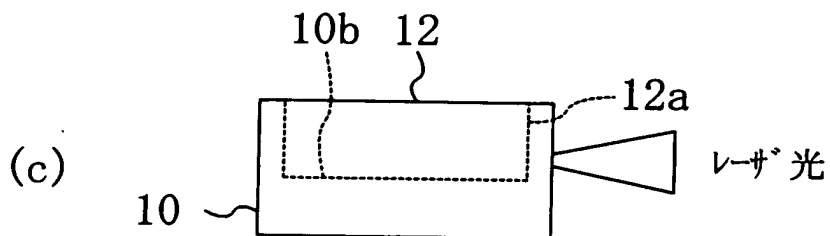
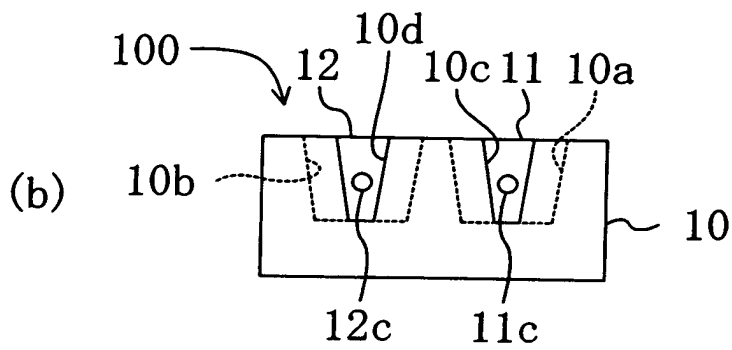
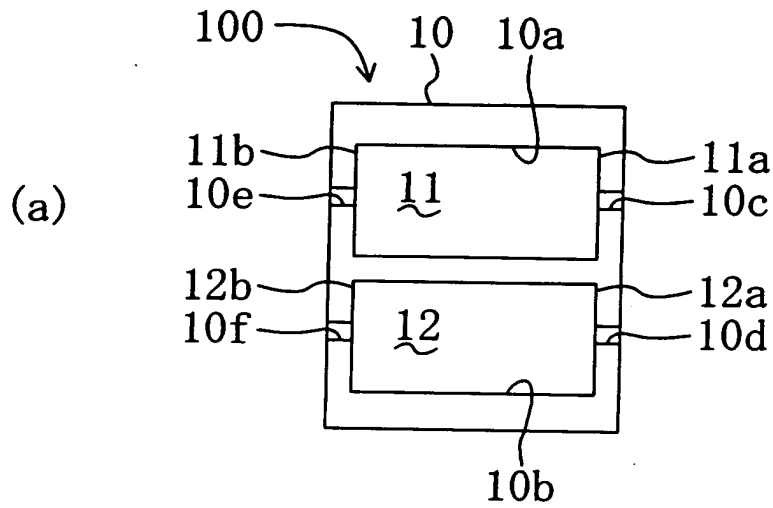
【符号の説明】

1 0 0	半導体レーザ装置
1 0 0 A	半導体レーザ装置
1 0 0 B	半導体レーザ装置
1 0 0 C	半導体レーザ装置
1 0	基板
1 0 a	第 1 のリセス部
1 0 b	第 2 のリセス部
1 0 c	第 1 の切り欠き部
1 0 d	第 2 の切り欠き部
1 0 e	第 3 の切り欠き部
1 0 f	第 4 の切り欠き部
1 0 g	溝部
1 1	第 1 の半導体レーザ素子
1 1 C	第 1 の半導体レーザ素子
1 1 a	出射端面
1 1 b	後端面
1 1 c	レーザ発光部

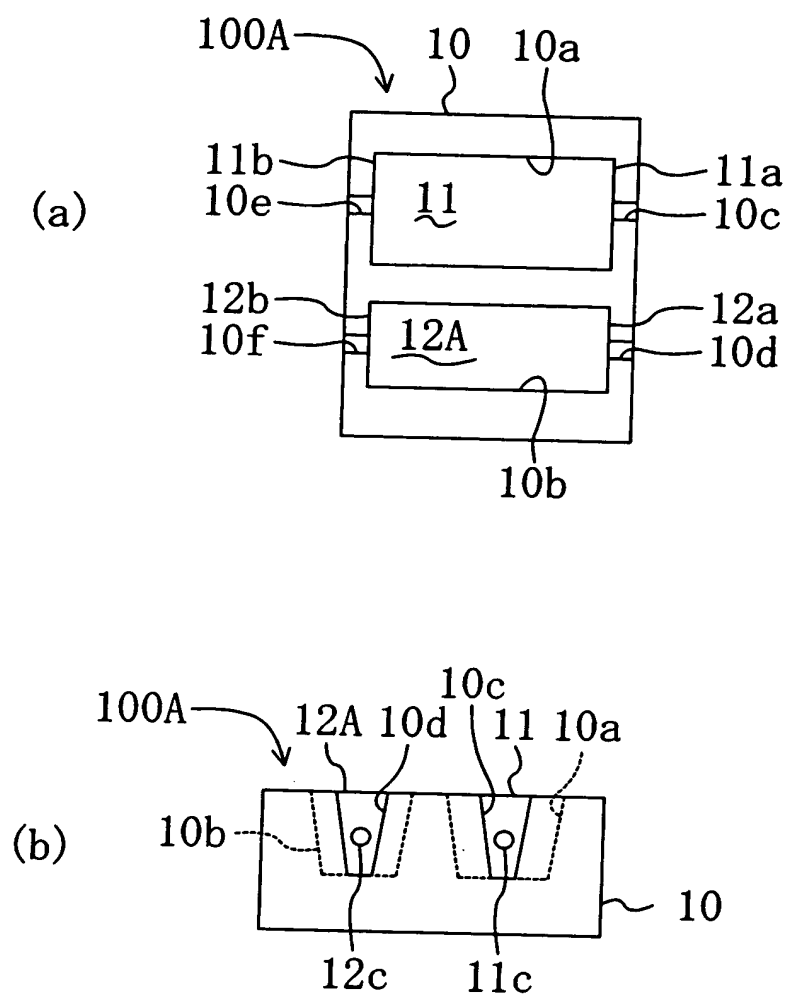
1 2	第 2 の半導体レーザ素子
1 2 A	第 2 の半導体レーザ素子
1 2 B	第 2 の半導体レーザ素子
1 2 C	第 2 の半導体レーザ素子
1 2 a	出射端面
1 2 b	後端面
1 2 c	レーザ発光部
2 1	第 1 のリセス電極
2 1 a	延伸部
2 2	第 2 のリセス電極
2 2 a	延伸部
2 3	共通リセス電極
2 3 a	延伸部
3 0	マスク膜
3 0 a	開口パターン
3 1	レジストパターン
3 1 a	開口パターン
5 0	容器
5 1	ウエハ保治具
6 0	ポンプ部
6 1	ガス導入口

【書類名】 図面

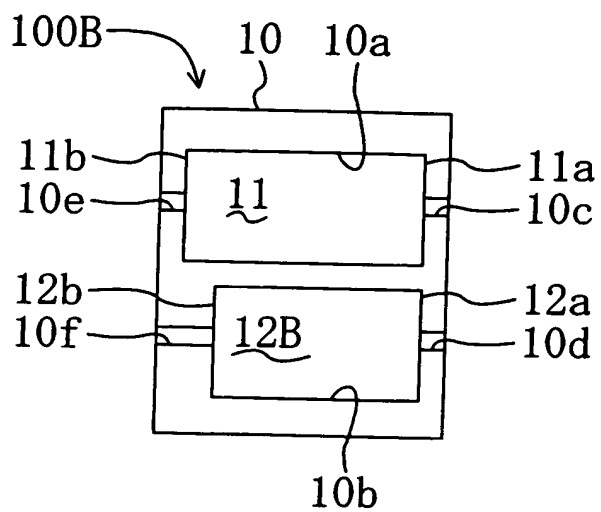
【図 1】



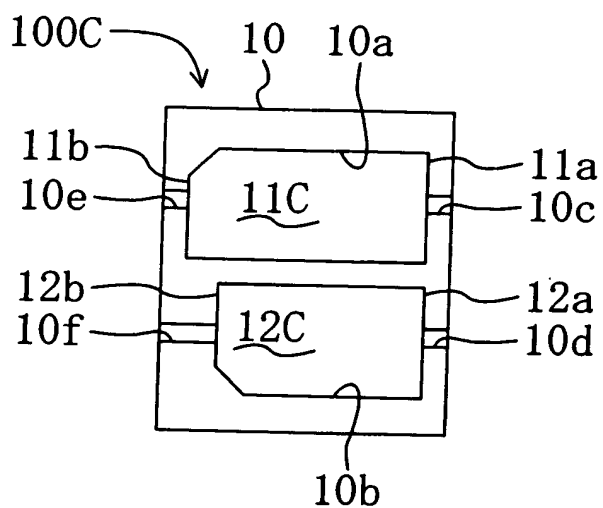
【図 2】



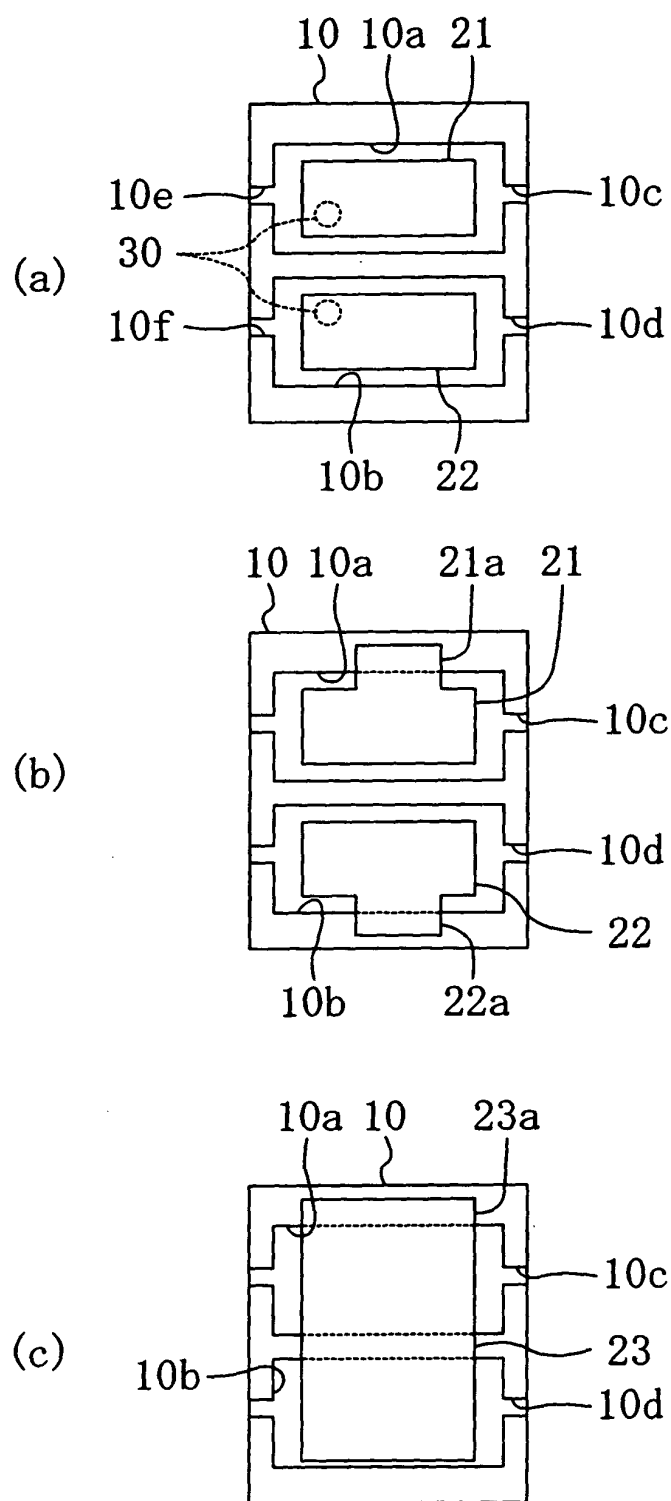
【図 3】



【図 4】

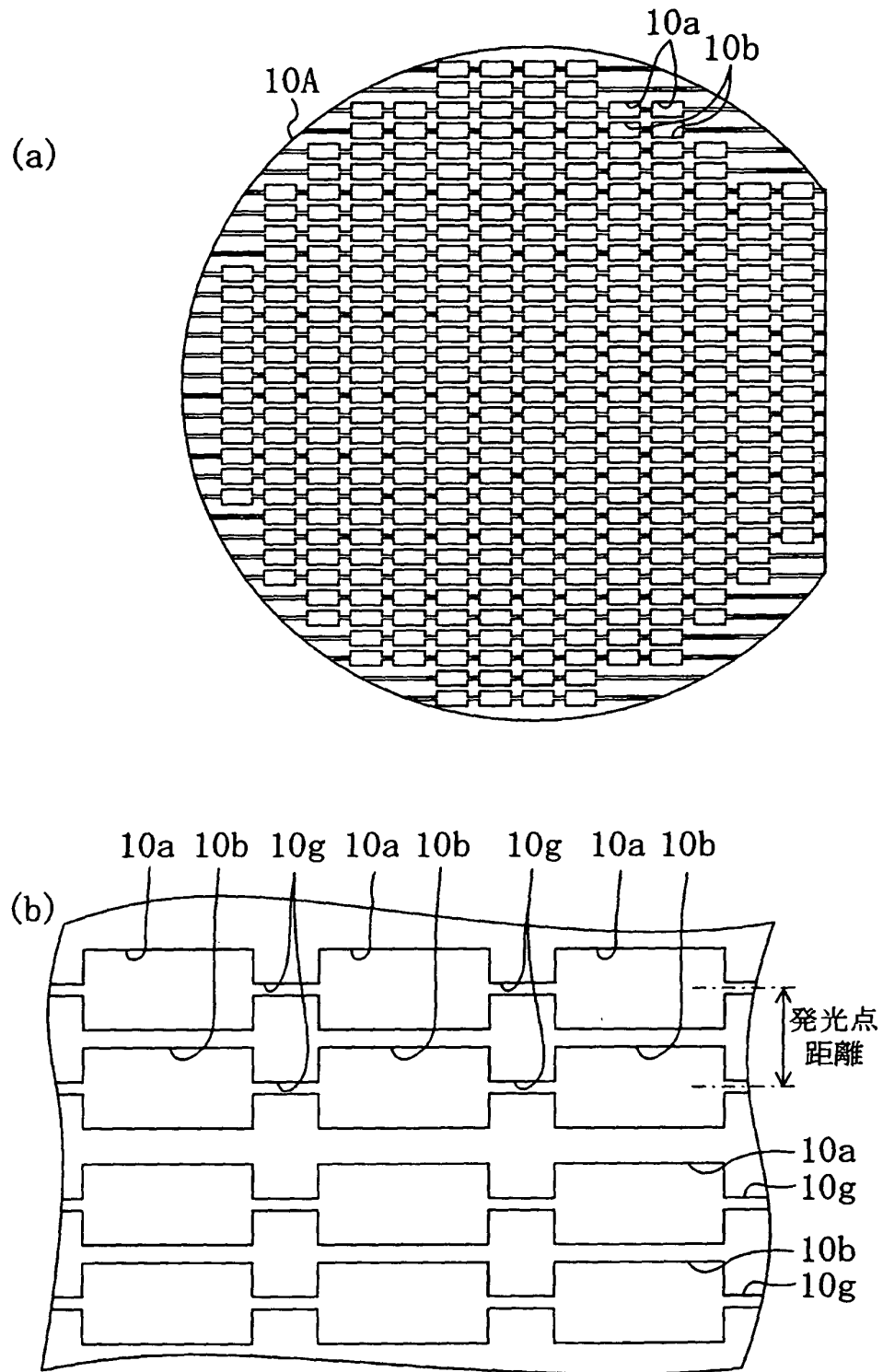


【図 5】

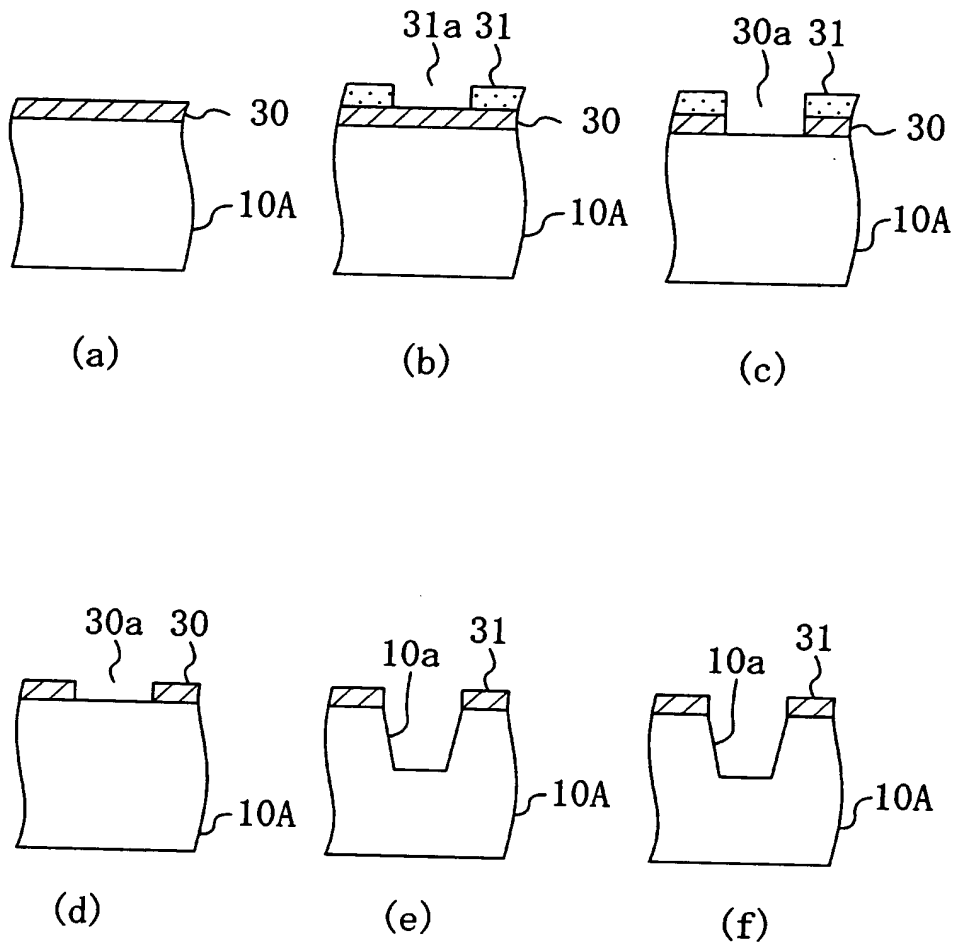




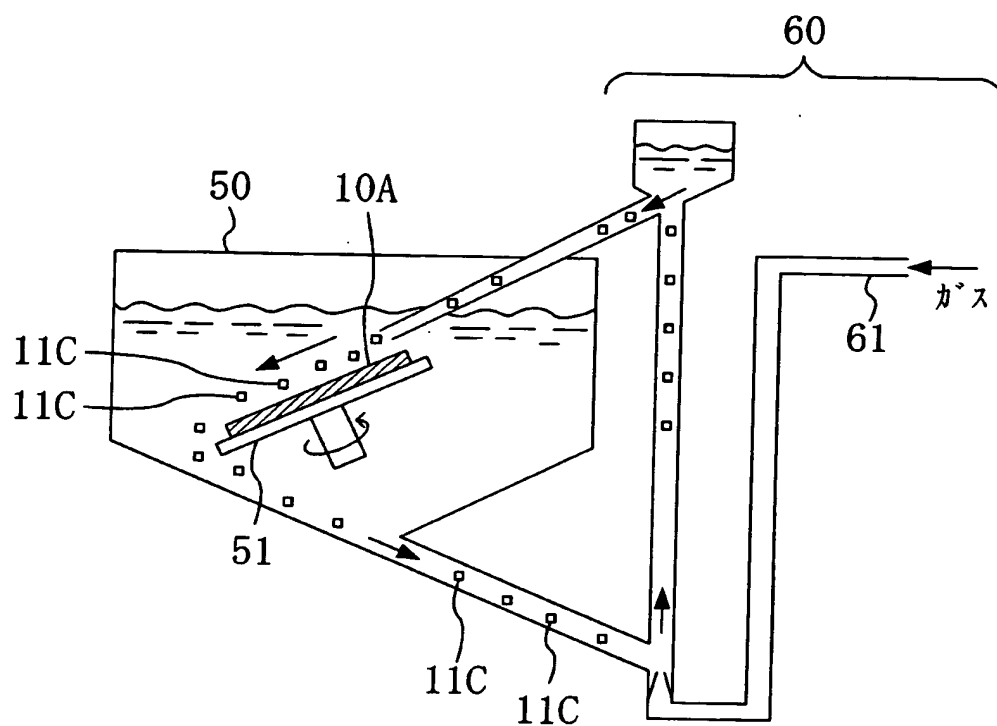
【図 6】



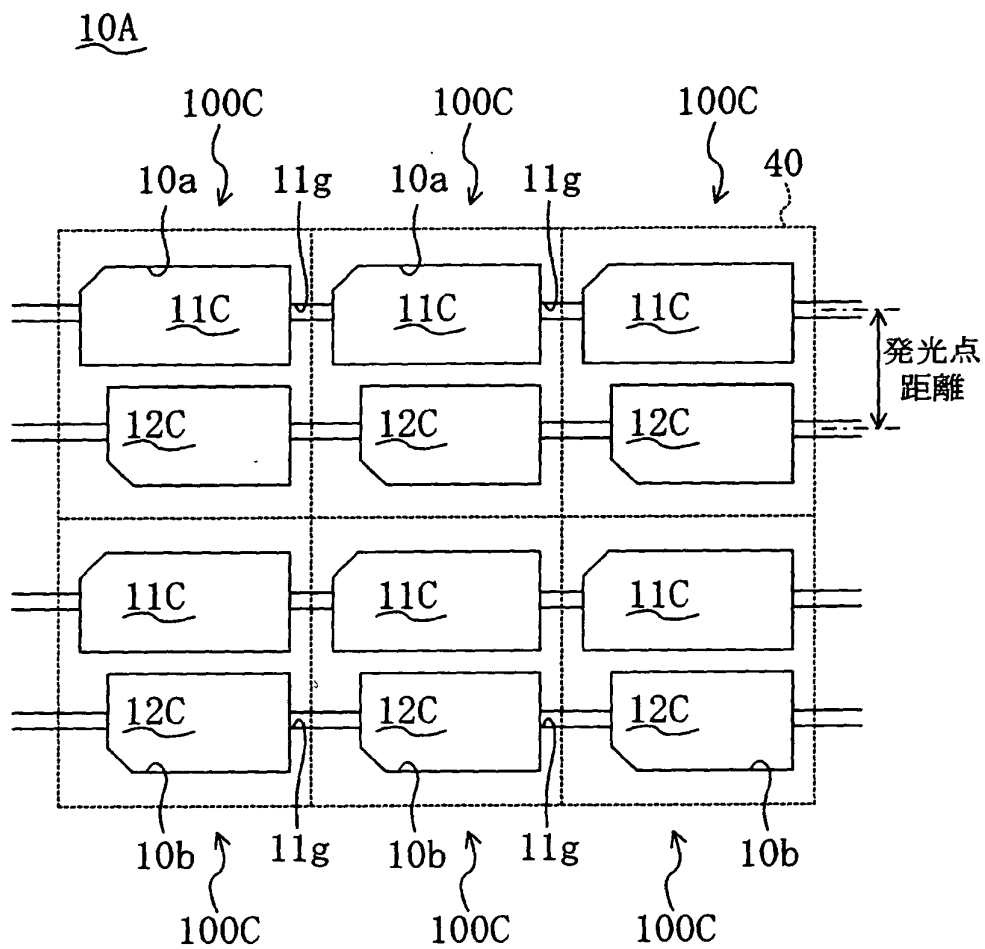
【図 7】



【図 8】



【図 9】



【書類名】            要約書

【要約】

【課題】    ハイブリッドに集積化する半導体レーザ素子アレイにおいて、各半導体レーザチップの発光点の間隔を自己整合的に制御できるようにする。

【解決手段】    半導体レーザ装置 1 0 0 は、例えばシリコンからなり、その主面に互いに間隔をおいて形成された第 1 のリセス部 1 0 a 及び第 2 のリセス部 1 0 b とを有する基板 1 0 を備えている。第 1 のリセス部 1 0 a には、赤外レーザ光を発光する機能ブロック化された第 1 の半導体レーザ素子 1 1 が嵌め込まれ、第 2 のリセス部 1 0 b には、赤色レーザ光を発光する機能ブロック化された第 2 の半導体レーザ素子 1 2 が嵌め込まれている。

【選択図】            図 1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[ 変更理由 ]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社